

**Розкиданий В.Р., Костенчук В.О.**

*студенты;*

**Корнейчук В.И.**

*доцент, кандидат технических наук,*

*Национальный технический университет Украины*

*«Киевский политехнический институт»*

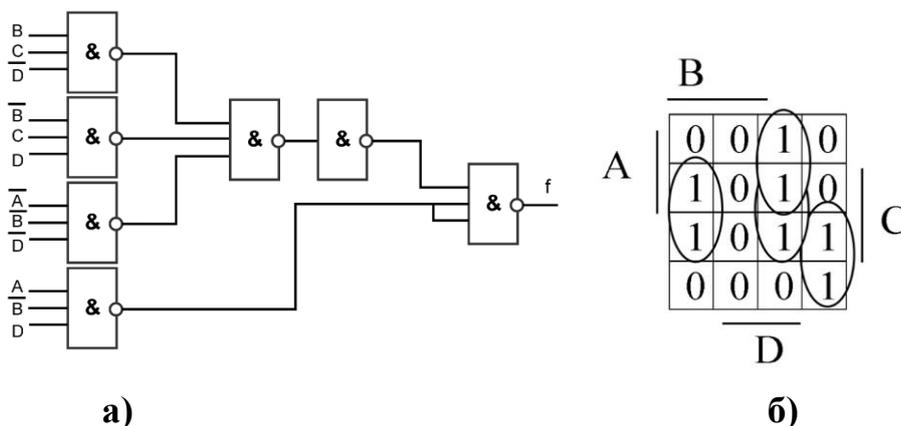
## ПРОЕКТИРОВАНИЕ ЛОГИЧЕСКИХ СХЕМ НА ЭЛЕМЕНТАХ С ОГРАНИЧЕННЫМ КОЛИЧЕСТВОМ ВХОДОВ

Во многих областях техники широко применяется модульный принцип построения сложных устройств различного типа из заданного набора более простых устройств (модулей) [1]. В цифровой вычислительной технике простейшими модулями являются логические элементы (ЛЭ), которые реализуют логические функции И, ИЛИ, И-НЕ и другие с заданным количеством входов [2]. Если количество входов не хватает для реализации логических схем с большим количеством входов, то производят преобразование логических функций, например, путем вынесения некоторых переменных таких функций за скобки, что не всегда приводит к оптимальным техническим решениям. Ниже приведен метод последовательной декомпозиции логических функций, позволяющий получать более простые, быстродействующие и энергоэкономные логические схемы.

Рассмотрим пример. В учебнике [3], на стр. 142-143, Рис. А2-2.2, приведена комбинационная схема, реализующая функцию

$$f = \overline{A}BD \vee B\overline{C}D \vee \overline{B}CD \vee \overline{A}BD$$

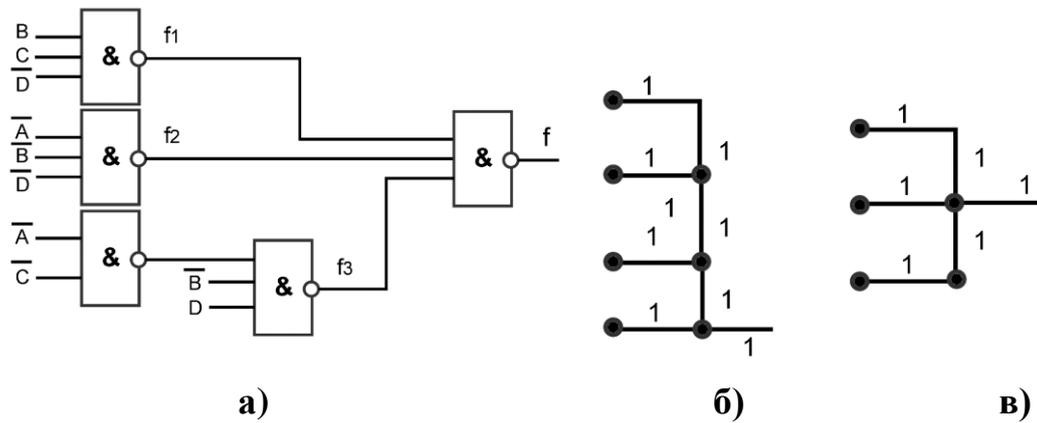
на ЛЭ и-не с тремя входами (Рис. 1.а). Диаграмма Вейча этой функции приведена на рис. 1.б).



**Рис. 1. Комбинационная схема и диаграмма Вейча функции f**

Так как трех входов УЛЭ не хватит для реализации функции, представленной в форме и-не/и-не, то три произведения сгруппированы по

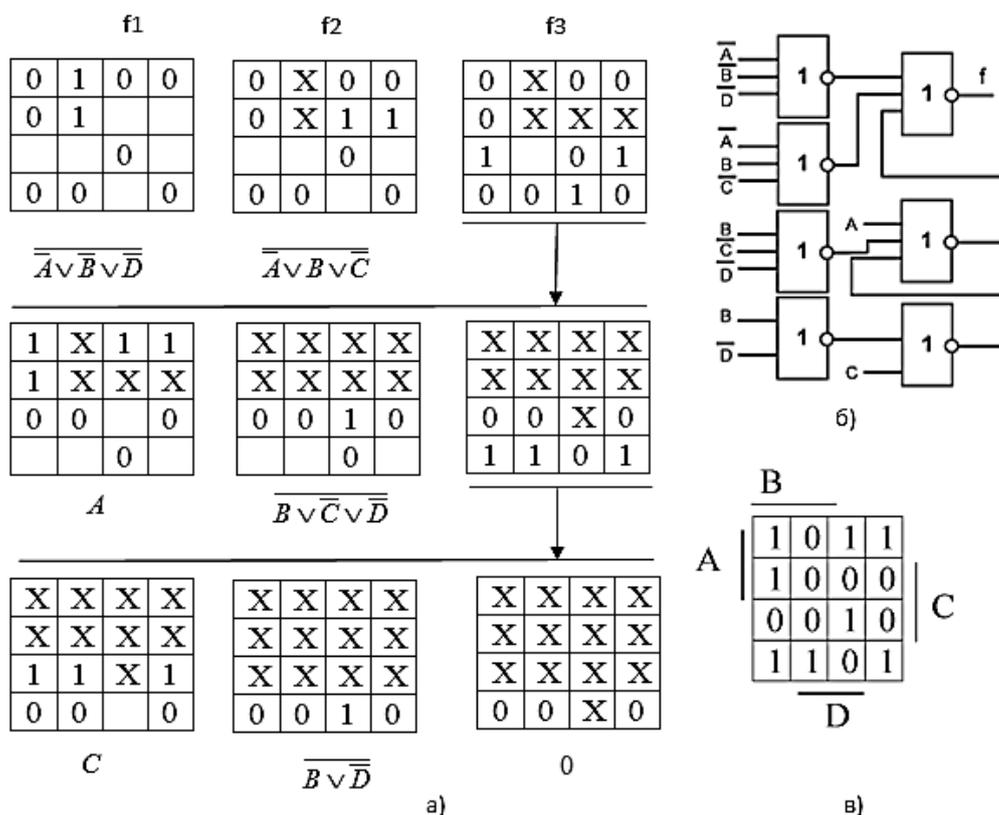




**Рис. 3. Схема, реализующая функцию  $f$  и схема для определения суммарной длины соединительных проводников в логических узлах, состоящих из 7 и 5 ЛЭ (точками обозначены ЛЭ, линиями-соединительные проводники)**

Для оценки энергопотребления следует учитывать то, что в настоящее время примерно 99% всех цифровых устройств реализуют на КМОП-схемах, у которых энергопотребление обусловлено токами утечки (они пропорциональны количеству использующих в схеме элементов) и перезарядкой монтажных конденсаторов соединительных проводников (потери пропорциональной емкости проводников, которая, в свою очередь, пропорциональна длине проводников) [4]. Отсюда следует, что энергопотребление от токов утечки в 1,4 раза меньше в схеме на рис. 3.а, а для оценки энергопотребления от перезарядки монтажных конденсаторов необходимо оценить суммарную длину соединительных проводников. Если предположить, что соединительные проводники прокладываются в плоскости кристалла только параллельно либо оси абсцисс, либо оси ординат, а за единицу длины принять длину шага (минимальное расстояние между двумя соседними ЛЭ) размещения ЛЭ на кристалле, то суммарная длина проводников в схеме с 7 элементами будет равна 9 (рис. 3.б), а в схеме с 5 элементами (рис. 3.в) будет равна 6. Следовательно, энергопотребление на перезарядку монтажных конденсаторов сокращается в 1,5 раза.

Метод последовательной декомпозиции может быть использован и для других системах элементов [5]. При этом, естественно, меняются правила разложения функций на подфункции. Например, при применении ЛЭ ИЛИ-НЕ на три входа, правило формирования функции  $f_1$ ,  $f_2$ ,  $f_3$  разложения будет следующим: при  $f=1$ ,  $f_1=f_2=f_3=0$ , и при  $f=0$ ,  $f_1$ ,  $f_2$  или  $f_3=1$ , и если  $f_i=1$ , то  $f_j$  ( $i \neq j$ ) может принимать произвольное значение. Процесс декомпозиции функции  $f$ , заданный диаграммой Вейча заданной диаграммой Вейча на рис. 4.в, поясняет рис. 4.а.



**Рис. 4. Процесс декомпозиции, схема и диаграмма Вейча функции f**

$$f = \overline{\overline{A \vee B \vee D}} \vee \overline{\overline{A \vee B \vee C}} \vee \overline{\overline{A \vee B \vee C \vee D}} \vee \overline{\overline{C \vee B \vee D}}$$

Следовательно, схема реализующая функцию f будет иметь вид, представленный на рис. 4.б.

Полученные в статье результаты позволяют проектировать логические схемы, отличающиеся не только схемной простотой, но и уменьшенным энергопотреблением.

**Список использованных источников:**

1. Васильев А. Модульный принцип формирования техники. – М.: Издательство стандартов, 1989. – 240 с.
2. Процюк Р. О., Корнейчук В. И., Кузьменко П. В., Тарасенко В. П. Компьютерная схемотехника (краткий курс). – К.: «Корнійчук», 2006. – 433 с.
3. Жабін В. І., Жуков І. А., Кліменко І. А., Ткаченко В. В. Прикладна теорія цифрових автоматів: Навчальний посібник. – К.: Книжкове видавництво НАУ, 2007. – 364 с.
4. Рабан Ж. М., Чандракасан А., Николич Б. Цифровые интегральные схемы, 2-е издание: Перевод с англ. – М.: ООО «И. Д. Вильямс», 2007. – 912 с.
5. Шкурко А. И., Корнейчук В. И., Процюк Р. О. Компьютерная схемотехника в примерах и задачах. – К.: «Корнійчук», 2003. – 144 с.